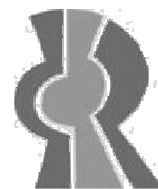




UNIVERSIDAD DE GUADALAJARA

CENTRO UNIVERSITARIO DE CIENCIAS EXACTAS E INGENIERÍAS
DIVISIÓN DE ELECTRÓNICA Y COMPUTACIÓN



DATOS DE IDENTIFICACIÓN DEL CURSO

DEPARTAMENTO:	Electrónica				
ACADEMIA A LA QUE PERTENECE:					
NOMBRE DE LA MATERIA:	Tópicos Selectos en Control				
CLAVE DE LA MATERIA:	ET413				
CARÁCTER DEL CURSO:					
TIPO DE CURSO:	Curso taller				
No. DE CRÉDITOS:					
No. DE HORAS TOTALES:	80	Presencial		No presencial	
ANTECEDENTES:					
CONSECUENTES:					
CARRERAS EN QUE SE IMPARTE:	Ingeniero en Comunicaciones y Electrónica				
FECHA DE ULTIMA REVISIÓN:	21 de Junio de 2013				

PROPÓSITO GENERAL

Al término del curso el estudiante comprenderá el flujo de diseño de los circuitos integrados digitales.

OBJETIVO TERMINAL

El estudiante podrá adquirir las habilidades necesarias para la obtención de layouts de proyectos de pequeño y mediano tamaño mediante herramientas de síntesis de CIs .

CONOCIMIENTOS PREVIOS

Electrónica analógica básica y sistemas digitales básicos.

HABILIDADES Y DESTREZAS A DESARROLLAR

Síntesis de sistemas digitales mediante las herramientas Alliance a partir de su descripción VHDL.

Verificación formal.

Simulación de circuitos en SPICE a nivel transistor.

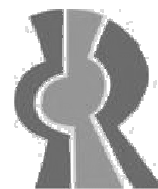
Planeación de pruebas de laboratorio sobre el chip.

ACTITUDES Y VALORES A FOMENTAR

Colaboración, compromiso, confianza, constancia, honestidad, iniciativa, perseverancia, reflexión y responsabilidad.

METODOLOGÍA DE ENSEÑANZA APRENDIZAJE

Método	Método tradicional de exposición	Método Audiovisual	Aula Interactiva	Multimedia	Desarrollo de proyecto	Dinámicas	Estudio de casos	Laboratorio
%	10	40			30			20



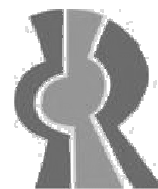
CONTENIDO TEMÁTICO

MODULO 1. Tecnología CMOS		10 HRS
<i>Adquirir bases sobre la tecnología de fabricación de circuitos integrados CMOS, los dispositivos fabricables en esta tecnología y su simulación empleando el simulador Spice.</i>		
1.1	TEMA. Tecnología CMOS	5 HRS
	<i>Conocer la diferencia de la tecnología CMOS con otros procesos de fabricación de circuitos integrados.</i>	
1.1.1	Fabricantes de tecnologías de circuitos integrados	
	<i>Conocer los diferentes fabricantes de tecnologías bipolar, CMOS, biCMOS y MEMS.</i>	
1.1.2	Fabricantes de circuitos integrados CMOS	
	<i>Conocer las casas de fabricación de circuitos integrados CMOS.</i>	
1.1.3	Principios físicos de la tecnología CMOS	
	<i>Entender los mecanismos básicos de la física de semiconductores en la tecnología CMOS.</i>	
1.1.4	Proceso de fabricación de la tecnología CMOS	
	<i>Conocer las etapas de fabricación de un circuito integrado CMOS.</i>	
1.2	TEMA. Dispositivos en la tecnología CMOS y su simulación con Spice	5 HRS
<i>Conocer los dispositivos con que se cuenta en la tecnología CMOS así como su simulación mediante Spice.</i>		
1.2.1	Transistor MOS	
	<i>Conocer la construcción y el modelado de los transistores NMOS y PMOS.</i>	
1.2.2	Simulador Spice	
	<i>Conocer la operación básica del simulador de circuitos Spice.</i>	
1.2.3	Práctica: Obtención de las curvas características del transistor CMOS	



UNIVERSIDAD DE GUADALAJARA

CENTRO UNIVERSITARIO DE CIENCIAS EXACTAS E INGENIERÍAS
DIVISIÓN DE ELECTRÓNICA Y COMPUTACIÓN



MODULO 2. Celdas digitales básicas en la tecnología CMOS		20 HRS
<i>Conocer las celdas básicas para el diseño de circuitos integrados digitales.</i>		
2.1	TEMA. Celdas combinacionales	10 HRS
<i>Conocer las celdas básicas empleadas en circuitos lógicos combinacionales.</i>		
2.1.1	Inversor CMOS	
<i>Estudiar el Inversor como la celda básica en la tecnología CMOS.</i>		
2.1.2	Compuertas Nand y Nor	
<i>Estudio de las compuertas NAND y NOR de 2 o más entradas en la tecnología CMOS.</i>		
2.1.3	Transistor de paso	
<i>Estudio y utilización del transistor de paso en el diseño de circuitos integrados con tecnología CMOS.</i>		
2.1.4	Práctica: Caracterización de celdas básicas en SPICE	
2.2	TEMA. Celdas secuenciales	10 HRS
<i>Conocer las celdas básicas empleadas en circuitos lógicos secuenciales.</i>		
2.2.1	Latch	
<i>Conocer la construcción de los latches.</i>		
2.2.2	Flip-flop	
<i>Entender el funcionamiento y construcción de los flip-flops.</i>		
2.2.3	Software para la edición de layouts	
<i>Entender el funcionamiento de las herramientas para la edición de los layouts.</i>		
2.2.4	Práctica: Diseño del layout de algunas celdas básicas	

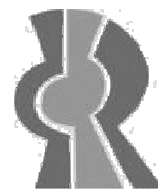


MODULO 3. Flujo de diseño de CIs empleando el conjunto de herramientas Alliance		20 HRS
<i>Aprender a emplear el conjunto de herramientas Alliance para el diseño de CIs. Conocer las diferentes metodologías de diseño de circuitos integrados y en particular el flujo de diseño en Alliance.</i>		
3.1	TEMA. Metodologías para el diseño de CIs	20 HRS
	<i>Conocer las diferentes herramientas CAD para el diseño de circuitos integrados así como el flujo de diseño de circuitos integrados.</i>	
3.1.1	Metodología full-custom	
	<i>Comprender la utilidad y campo de aplicación de la metodología full-custom.</i>	
3.1.2	Metodología standar-cell	
	<i>Comprender la utilidad y campo de aplicación de la metodología standard-cell.</i>	
3.1.3	Metodología mediante herramientas de síntesis	
	<i>Comprender la utilidad y campo de aplicación de las herramientas de síntesis.</i>	
3.1.4	Práctica: Ejemplos de síntesis con Alliance (multiplexor)	
3.1.5	Práctica: Ejemplos de síntesis con Alliance (comparador)	
3.1.6	Práctica: Ejemplos de síntesis con Alliance (sumador)	
3.1.7	Práctica: Ejemplos de síntesis con Alliance (multiplicador)	
3.1.8	Práctica: Ejemplos de síntesis con Alliance (anillo de pads)	



UNIVERSIDAD DE GUADALAJARA

CENTRO UNIVERSITARIO DE CIENCIAS EXACTAS E INGENIERÍAS
DIVISIÓN DE ELECTRÓNICA Y COMPUTACIÓN



MODULO 4. Proyecto final		30 HRS
<i>Integrar los conocimientos y habilidades adquiridos en un proyecto final sobre la implementación de un sistema digital en un layout de circuito integrado.</i>		
4.1	TEMA. Etapas del proyecto	30 HRS
	<i>Discusión de los pasos requeridos para la culminación del proyecto y asignación de tareas en un ambiente de equipo.</i>	
4.1.1	Discusión en clase para la elección del sistema digital a ser implementado en el chip.	
4.1.2	Obtención del código VHDL del sistema	
4.1.3	Síntesis con empleo del conjunto de herramientas Alliance	
4.2.4	Selección del encapsulado y síntesis del anillo de pads	
4.2.5	Planeación de las pruebas de laboratorio sobre el chip	
4.2.6	Diseño y fabricación de un PCB para las pruebas sobre el chip	
4.2.7	Preparación de los archivos para el envío del chip a fabricación	

CRITERIOS DE EVALUACIÓN	
Tareas	30%
Proyectos	30%
Exámenes	40%



UNIVERSIDAD DE GUADALAJARA

CENTRO UNIVERSITARIO DE CIENCIAS EXACTAS E INGENIERÍAS
DIVISIÓN DE ELECTRÓNICA Y COMPUTACIÓN



BIBLIOGRAFÍA

BÁSICA

TITULO	AUTOR	EDITORIAL	AÑO DE EDICIÓN	% DE COBERTURA DEL CURSO
Diseño de Circuitos y Sistemas Integrados	A. Rubio, J. Altet, X. Aragonés, J.L. González, D. Mateo, F. Moll	Edicions UPC	2003	50%
Alliance Home Page: http://www-asim.lip6.fr/recherche/alliance/				50%

COMPLEMENTARIA

TITULO	AUTOR	EDITORIAL	AÑO DE EDICIÓN	% DE COBERTURA DEL CURSO
Circuitos Microelectrónicos	Adel S Sedra, Kenneth Carless Smith	McGraw-Hill	2006	40%

PROGRAMA PROPUESTO POR:

Marco Antonio Gurrola Navarro		
--------------------------------------	--	--

REVISIÓN REALIZADA POR:

NOMBRE DEL PROFESOR		FIRMA

Vo.Bo. Presidente de Academia

--

Vo.Bo. Jefe del Departamento

--

viernes, 11 de septiembre de 2009